集成高压 LDO 耐压90V/800mA 异步降压转换器

Check for Samples: ZCC51065

特性

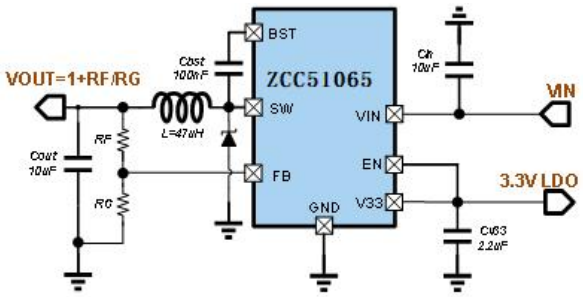
NEW 专用工业级电源应用设计：
- 结温范围为-40℃至+125℃
- 所有端口都具备士 2000V(HBM)ESD 保护
- SOP8 封装

NEW 内置 耐压90V 800mA 异步降压稳压器.
- 自适应工作在恒压模式或 LED 驱动恒流模式
- 峰值效率可达 95%，轻负载效率高达 93%
- 具备软起动、热关断、输入欠压锁定、过流保护和短路保护

NEW
内置 耐压90V输入宽范围 低 I_Q 10mA LDO.
- 具备过流保护和热关断保护
- 精度：2%
- 提供 3.3V 固定输出

应用

- 应急疏散灯
- LED 恒流驱动
- 高压总线降压
- 传感器网络



典型应用拓扑

描述

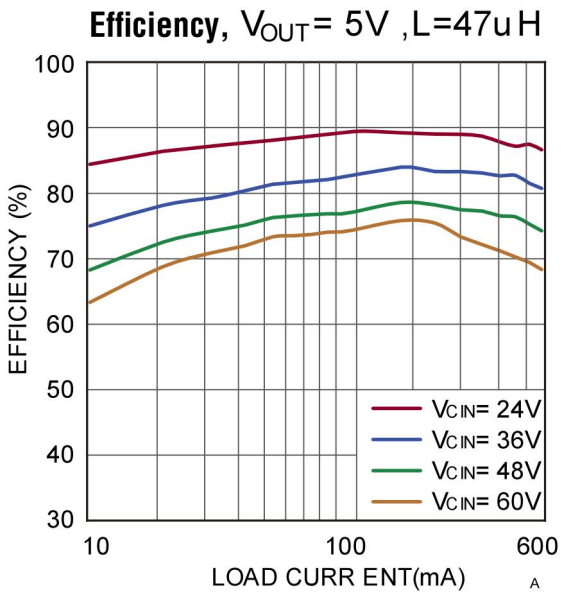
ZCC51065 内部集成了高压 LDO 和高效率异步降压转换器。两路输出同时支持完整可靠的全局热保护和短路保护。

ZCC51065 降压可实现最高耐压90V 的开关降压，输出电压可以通过外部分压电阻设定，可以实现最大 600mA 的输出电流。ZCC51065 还可以提供一路 3.3V LDO 输出，最大负载 10mA，可以作为外部控制电路供电电源。ZCC51065 集成了自适应反馈环路设计，可以通过检测反馈引脚的对地阻抗，自适应地工作在电压反馈模式和电流反馈模式，既可以工作在恒压输出模式，也可以工作在恒流输出模式，驱动 LED 灯。

封装信息

ZCC51065(□□) Package Code

Part	Package	Top Mark
ZCC51065SP	ESOP8	ZCC51065 YW （YW:Data Code）



产品数据信息截止到手册发布日期。参数规格以最新版本信息为准。如有更改恕不另行通知。

绝对最大值 (†)

表 3.1

参数	范围
引脚至 GND 电压（VIN,SW）	-0.3~65V
引脚至 GND 电压（3V3,EN,FB）	-0.3~6V
引脚至 GND 电压（BST）	-0.3~SW+6V
储存温度	-65˚C to 150˚C
工作温度	-40˚C to 125˚C
ESD 额定值（HBM）	±2000V
ESD 额定值（CDM）	±1500V
ESD 额定值（MM）	±200V

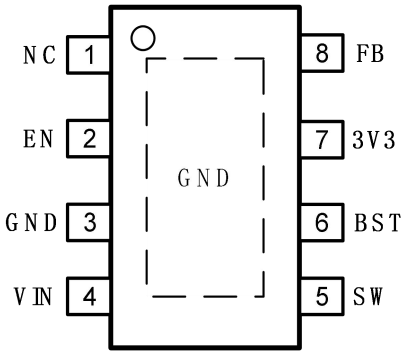
† 注： 如果器件工作条件超过上述“绝对最大值”，可能引起器件永久性损坏。这仅是极限参数，不建议器件在极限值或超过上述极限值的条件下工作。器件长时间工作在极限条件下可能会影响其可靠性。

ESD(静电放电）敏感器件。

ESD 警告

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量 ESD 时，器件可能会损坏。因此，应当采取适当的 ESD 防范措施，以避免器件性能下降或功能丧失。

图 3 引脚排列



ESOP8

表 3.2 引脚功能描述

ESOP8 引脚编号	引脚名称	说明
1	NC	测试引脚，浮空。
2 (1)	EN	BUCK 输出使能引脚，置高使能降压输出，空悬或置低关闭降压输出。
2	GND	芯片系统地。
4	VIN	输入稳压引脚，外接稳压电容，不建议超过 100uF 。
5	SW	内部功率开关节点。外部连接功率电感、肖特基二极管、和 C_{BST} 电容。
6	BST	自举门驱动电源。需要在 BST 和 SW 之间连接高质量 100nF 陶瓷电容器使用。
8	V33	LDO 稳压输出引脚。固定输出 3.3V，额定 15mA。外部至少 2.2uF 电容到地。
8 (2)	FB	降压反馈输入引脚，多模式自适应。恒压外接电阻分压；恒流外接电阻采样 LED 电流。

（1） EN 引脚为 3.3V 逻辑电平高。请勿连接高压。
（2） FB 对地阻抗高于 50K 会识别为恒压模式，芯片上电后会检测一次并锁存识别状态。

技术规格

除非有特殊说明，否则极限值适用于-40℃至+125℃的工作结温度（T_J）范围。最小和最大限值通过试验、设计或统计相关性规定。典型值代表 T_J=25℃时最可能的参数规范，仅供参考。所有电压都是相对于 GND。

表4.

参数		测试条件	最小值	典型值	最大值	单位
BUCK 特性						
V_{IN}	推荐输入电压范围				65	V
V_{UVLO}	输入欠压锁定　上升沿			12	13	
	下降沿		10	10.5		
I_Q (1)	静态工作电流	EN=0		65		μA
$I_{Q\text{-}BUCK}$	BUCK 模块静态电流	EN=1,V_{IN}=24V,V_{OUT}=5V		125		
$R_{DS(ON)BUCK_TOP}$	BUCK 上管 R_{DSON}	T_J=25℃		700		mΩ
$R_{DS(ON)BUCK_BOT}$	BUCK 下管 R_{DSON}	T_J=25℃		300		mΩ
$F_{FB.CV}$	FB 反馈电压 CV	稳压输出模式		1		V
$F_{FB.CC}$	FB 反馈电压 CC	恒流输出模式		0.2		V
D_{MAX}	最大占空比		85			%
$I_{LIMT_SW\ (Peak)}$	SW 电流限制	VIN=48V		700		mA
$I_{FB.BIASA}$	FB 偏置电流			10		nA
LDO 特性						
$V_{OUT.LDO}$	LDO 输出电压范围			3.3		V
$I_{OUT.LDO}$	LDO 输出电流		10			mA
$I_{LIMIT.LDO}$	LDO 保护限流	Short to GND		15		mA
I/O 规格						
V_{I/O_H}	输入 I/O 高逻辑门限	引脚 EN	1.4			V
V_{I/O_L}	输入 I/O 低逻辑门限	引脚 EN			0.6	V
全局热保护特性						
$T_{OTP\text{-}R}$	过温保护	T_J Rising		150		℃
$T_{OTP\text{-}F}$	过温保护解除	T_J Falling		130		℃

（1）　此电流为关闭 DCDC 输出时的全部静态电流。

功能框图

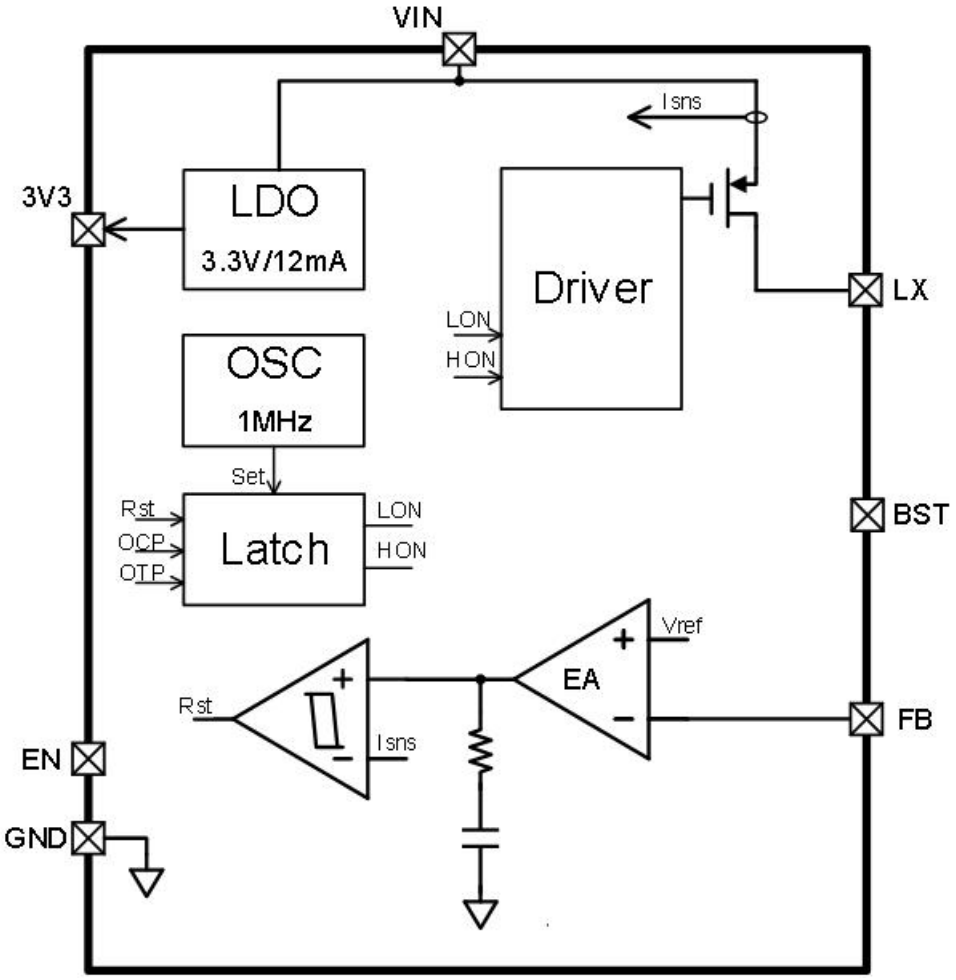


图 5 内部功能框图

应用信息：典型应用电路

ZCC51065 内部集成了自适应反馈环路模块，该模块在系统上电初期，检测 FB 外部阻抗，当 FB 外部阻抗大于 50KΩ时，系统判定为恒压模式，环路会将 FB 电压调节至 1V。输出电压计算公式为：

$$V_{OUT} = \frac{R_F + R_G}{R_G}\ (V)$$

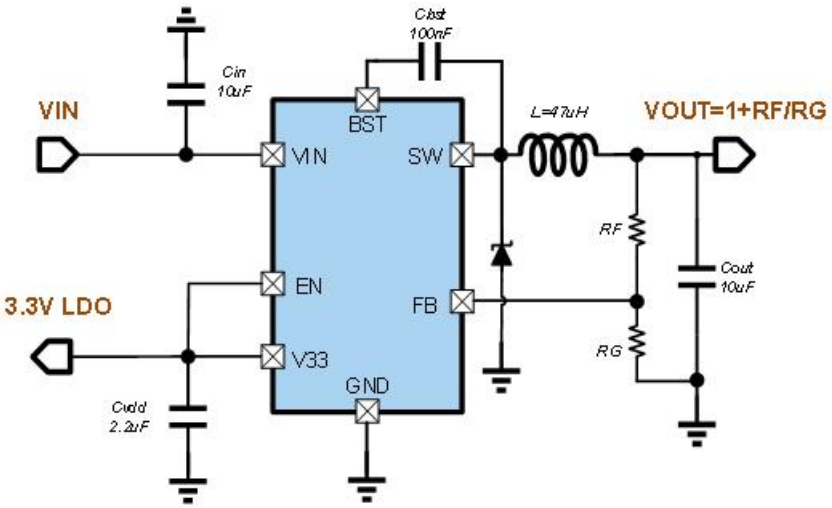


图 6.a DC-DC 模块工作在降压模式典型应用

当 FB 外部阻抗小于 2KΩ时，系统判定为恒流模式，环路会将 FB 电压调节至 0.2V。输出电流计算公式为：

$$VOUT = \frac{0.2\text{V}}{\text{Rsence}}\ (A)$$

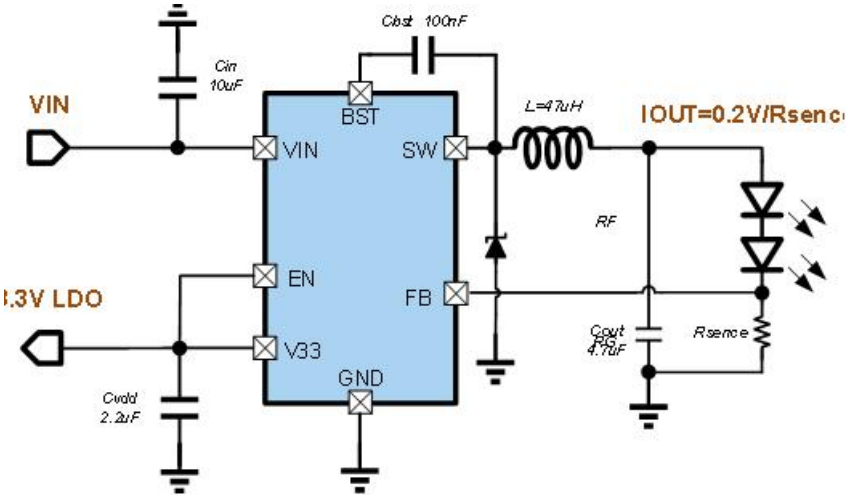


图 6.b DC-DC 模块工作在恒流驱动模式典型应用

应用信息：高效率异步降压开关稳压器（概述）

概述

ZCC51065 内置异步整流开关稳压器。可以通过外部 FB 电阻配置，选择工作在稳压输出模式(CV)，或者恒流 LED 驱动模式(CC)。

CV 与 CC 模式的设定

ZCC51065 可以自适应选择电压反馈或电流反馈。
FB 对地阻抗高于 50KΩ会识别为恒压 CV 模式，FB 对地阻抗低于 2KΩ会进入 CC 模式。芯片上电后会检测一次并锁存识别状态。

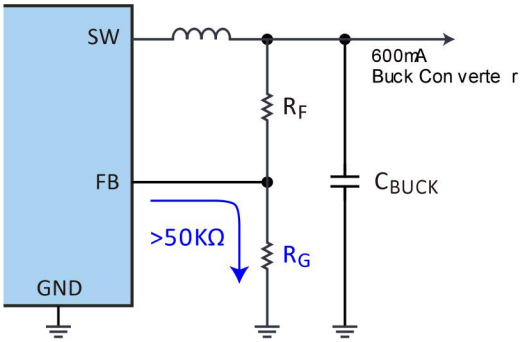


图 7.1 BUCK 设定在 CV 模式

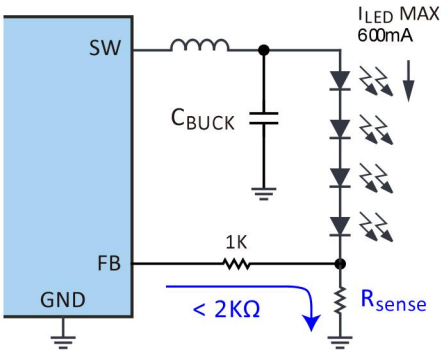


图 7.2 BUCK 工作在 CC 模式

EN 的作用

BUCK 的使能输入引脚。将 EN 驱动至高电平状态，可打开 BUCK 的转换器；将 EN 驱动至低电平状态，可关闭转换器。EN 控制逻辑高电平典型值为 3.3V，内部已设下拉，该引脚悬空 BUCK 输出 DISABLE。
在 BUCK 工作在 CC 模式时可使用本引脚进行 PWM 数字调光。
建议此引脚受控于 MCU，不建议将此引脚直接短接 3V3 ，以避免上电时线损过大重负载开启触发 UVLO 导致 LDO 输出关闭。

表 7.引脚 EN 工作状态

引脚	方向	引脚状态	功能
EN（Pin1）	输入	高	BUCK 输出使能
		低	BUCK 输出关闭

SKIP 跳脉冲模式最大占空比 D_{MAX}

当输出电压降至接近输入电压时，BUCK 切换到最大占空比工作状态，此时，芯片内 N 沟道 MOSFET 处于打开状态，将关断时间缩至最短。在最大占空比工作条件下 ，由于输出电压是输入电压值和最大占空比限值的乘积，因此，输出电压骤降至调节范围以下。

BUCK 的使能失效条件

除了 EN 引脚状态外，还应注意以下机制可以关闭 BUCK 输出：

1) LDO 输出发生过流或短路，导致系统电源良好指示 PG 失效
2) UVLO 欠压保护被触发
3) OTP 过温保护被触发

应用信息：高效率异步降压开关稳压器（CV 模式）

设定输出电压（CV 模式）

ZCC51065 工作在恒压模式输出电压可通过电阻分压器网络进行外部调节。建议的输出电压范围见下表。
分压网络由 R_G 和 R_F 组成，请保证 R_G 大于等于 50K。
转换器通过保持 FB 引脚上的电压等于内部参考电压 V_{REF} 来调节输出电压。

一旦选择 R_G 则可根据 $V_{FB.CV}$ 选择 R_F 的值，$V_{FB.CV}$ 典型值是 1V：

$$V_{OUT} = \frac{R_F + R_G}{R_G} \quad (V)$$

表 6. 输出电压设定快速配置

VOUT	RF	RG	设定电压 (1)

2.5V	110K	75K	2.47V
3.3V	180K	75K	3.40V
4.2V	240K	75K	4.20V
5.0V	300K	75K	5.00V
9.0V	600K	75K	9.00V

（1）也可选择其他的分压电阻对和高精密电阻，以达到更高设定精度。

过流保护与短路保护（CV 模式）

BUCK 工作在 CV 模式下，具备逐周期过流限制。当 SW 电流触发 $I_{LIMIT.SW(Peak)}$,BUCK 输出会进入逐周期限流状态。

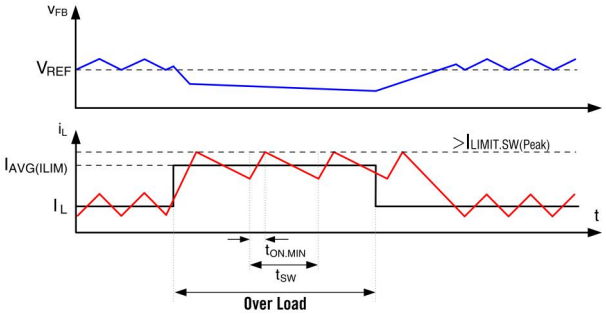


图 8.2 BUCK 恒压模式过流与短路行为描述

$I_{LIMIT.SW(Peak)}$与电感大小和输入压差相关，$I_{LIMIT.SW(Peak)}$仅
为参考最小值。当长时间过流或短路时，将可能触发全局 OTP 保护。

CFF 前馈补偿电容

在某些情况下，可以在 RF 上使用前馈电容器来改善负载瞬态响应或改善环路相位裕度。
当使用 R_F 值>100 kΩ时尤其如此。大的 R_F 值，加上 FB 管脚处的寄生电容，会降低负载瞬态响应。

如对负载的瞬态响应要求高，一个 C_{FF} 可以帮助减轻这种影响。

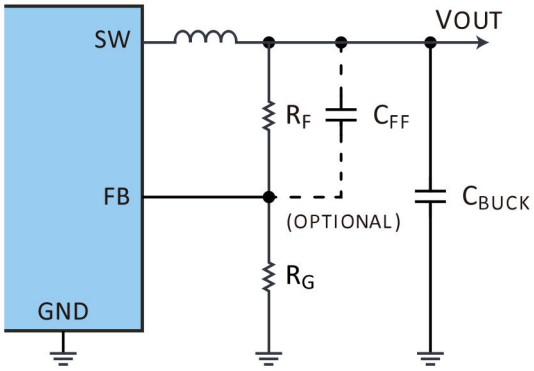


图 8.1 BUCK 恒压模式与 C_{FF} 前置补偿电容

C_{FF} 可根据下面的公式计算：

$$C_{FF} = \frac{V_{OUT}\sqrt{V_{OUT}} \times C_{OUT}}{120 \times R_F}$$

*如果 C_{FF} 小于 15pF,没有必要添加

应用信息：高效率异步降压开关稳压器（CV 模式）

电感的选取(CV 模式)

选择电感的参数是电感值和饱和电流。
电感基于期望的电感纹波电流，通常选择在最大输出电流值的 20%到 40%之间。
经验表明，电感纹波电流的最佳值为最大负载电流的 30%。请注意，当为最大负载远小于设备最大可用负载的应用选择纹波电流时，请使用最大设备电流。常数 K 是电感电流纹波的百分比。

对于大多数应用，电感器值可以从以下等式计算：

$$L = \frac{(V_{IN} - V_{OUT})}{f_{SW} \times K \times I_{OUT\,max}} \times \frac{V_{OUT}}{V_{IN}}$$

较大电感值可以减少纹波电流，但却增加电导损耗、磁芯损耗，作用于电感和开关器件上的电流应力。这样也需要较大的输出电容，以保证相同的输出电压纹波。合理取值是保证纹波电流为输出直流的 30%。由于纹波电流会随着输入电压增加，因此最大输入电压也相应决定了电感取值。电感的直流电阻是关于效率的一个重要参数。
在 ZCC51065 工作在 CV 模式下，大多数应用的电感最佳选择范围是 10μH 到 47μH。
电感的峰值电流可依照以下公式计算：

$$I_{L(peak)} = I_{OUT} + \frac{V_{OUT} \times (V_{IN(max)} - V_{OUT})}{2f_{SW} \times L \times V_{IN(MAX)}}$$

理想情况下，电感器的饱和电流额定值至少与高压侧开关电流限值一样大。

对于大多数应用，建议使用额定直流电流至少比最大负载电流高 25%的电感器。电感的直流电阻是影响效率的关键参数。就效率而言，电感器的 DCR 建议小于 200mΩ。这样可以确保感应器不会饱和，当电感器铁心材料饱和时，电感下降到一个很低的值，导致电感器电流迅速上升。虽然电流限值 $I_{LIMIT.SW(PEAK)}$是为了降低电流失控的风险而设计的，但饱和电感器可以使电流迅速上升到高值。这可能导致部件损坏。不允许电感器饱和 。

输出电容的选取（CV 模式）

输出电容的大小及其 ESR 值决定了输出电压纹波和负载瞬态性能。输出电容器组通常受到负载暂态要求和稳定性的限制，而不是输出电压纹波的限制。下面的公式可用于估计总输出电容的下限和电容 ESR 的上限，这是满足指定负载瞬态要求的：

$$C_{OUT} \geq \frac{\Delta I_{OUT}}{f_{SW} \times \Delta V_{OUT} \times K} \times \left[\left(1 - \frac{V_{OUT}}{V_{IN}}\right) \times (1+K) + \frac{K^2}{12} \times \left(2 - \frac{V_{OUT}}{V_{IN}}\right) - \right]$$

$$ESR \leq \frac{(2+K) \times \Delta V_{OUT}}{2 \times \Delta I_{OUT} \left[1 + K + \frac{K^2}{12} \times \left(1 + \frac{V_{IN}}{V_{IN} - V_{OUT}}\right)\right]}$$

ΔV_{OUT}= output voltage transient
ΔI_{OUT}= output current transient

然后可以调整输出电容器和 ESR，以满足负载瞬态和输出纹波的要求。
在实际应用中，输出电容对暂态响应和环路相位裕度的影响最大。负载瞬态测试和 bode 图是验证任何给定设计的最佳方法，必须在应用程序投入生产之前完成 。除了所需的输出电容外，在输出端至少放置一个小陶瓷电容可以帮助降低高频噪声。在 1nF 到 100nF 范围内的小型陶瓷电容器可以非常有助于减少由电感器和电路板寄生引起的输出尖峰。
使用 X5R 或 X7R 介质的陶瓷电容器，以获得低 ESR 特性。
在 ZCC51065 工作在 CV 模式下，10uF 的陶瓷电容可以满足大多数应用场景需求。

应用信息：高效率降压开关稳压器（CC 模式）

设定输出电流（CC 模式）

ZCC51065 工作在恒流模式输出的输出恒流值可通过 R_{Sence} 设定，输出电流由 VFB.CC 和 R_{Sence} 决定。VFB.CC 典型值是 0.2V，可遵循以下公式进行设定：

$$I_{OUT} = \frac{0.2}{R_{Sence}} (A)$$

表 12.CC 模式下输出电流设定快速配置

R_{Sence}(Ω)	I_{OUT}(mA) (1)
2	100
1.33	125
1	200
0.8	250
0.68	294
0.56	357
0.47	425

（1） 也可选择其他的高精密电阻，以达到更高设定精度。

灯串短路（CC 模式）

ZCC51065 工作在恒流模式情况下，灯串短路不会造成损坏。输出电流可依据以下公式计算：

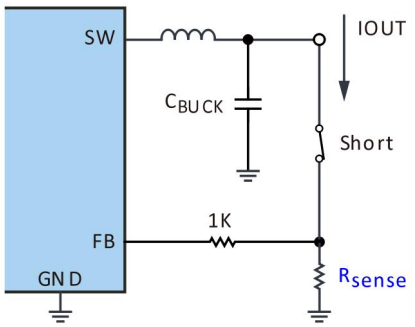


图 10.1 CC 模式灯珠短路工况示意

$$I_{OUT\ (LED-short)} = \frac{(V_{CIN} - 0.2) \times 16 \times 10^{-9}}{L} + I_{SET}$$

虽然不会造成损坏，但考虑到维持此种短路状态应用意义不大，可以通过 MCU ADC 监测灯珠阳极获得此异常，使用 EN 关闭 BUCK，以降低不必要的发热和功耗。

通过 EN 进行 PWM 调光（CC 模式）

ZCC51065 可以使用 EN 引脚进行 PWM 调光。通过 PWM 调光， LED 的输出电流可以从 0%到 100%变化。
LED 的亮度是由 PWM 信号的占空比决定的。例如 PWM 信号 25%占空比，LED 的平均电流为(0.2/RSENSE)的 25%。建议设置 PWM 调光频率在 100Hz 以上，以避免人的眼睛可以看到 LED 的闪烁。PWM 调光比模拟调光的优势在于不改变 LED 的色度。

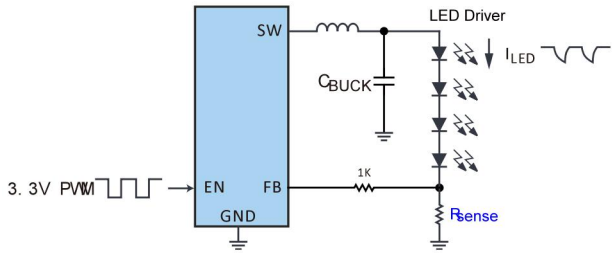


图 10.2 通过 EN 进行 PWM 调光

注意由于软起动时间和 EN 开启固定延迟，当一个 EN 的高脉冲时间低于 10us 输出可能不响应。可依此评估所用 PWM 载频的最小占空比。

灯串开路（CC 模式）

ZCC51065 工作在恒流模式情况下，灯串开路后 V_{FB} 电压将接近于 0,此时 BUCK 高侧开关将被迫以最大 PWM 占空比 DMAX 开启,灯串阳极约等于 CIN 电压。

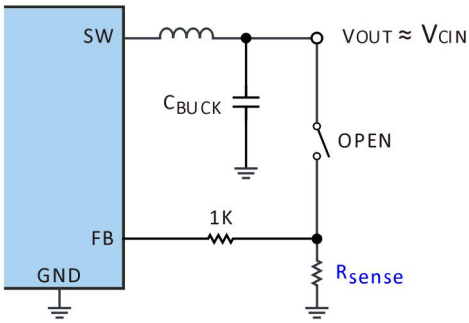


图 10.3 CC 模式灯珠开路工况示意

芯片这种工况下能被识别，并进入保护状态，此工况下不会造成损坏。
如需要此工况下运行 C_{BUCK} 电容的耐压选择应被考虑。

应用信息：高效率降压开关稳压器（CC 模式）

电感的选取（CC 模式）

电感值的选取需要考虑到工作占空比以及功率开关的导通、关断时间，确保在工作电压及 LED 电流的全范围内都满足确定的要求。
采用的电感值大，也可以使得 LED 输出电流在比较宽的输入电压范围内变化越小。
ZCC51065 推荐使用的电感参数范围为 10uH -47uH。
为了得到较高的效率，建议选择直流导通阻抗较小的电感。
对于大多数应用，以下方程式可作为参考：

$$L = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{I_{Rsence} \times V_{IN} \times f_{SW}}$$

根据选定的电感值，用户可以计算出实际的电感电流纹波:

$$I_{L(ripple)} = \frac{V_{out} \times (V_{IN} - V_{OUT})}{L \times V_{IN} \times f_{SW}}$$

电感的饱和电流应该高于输出的峰值电流，并且其标称电流值要高于平均输出电流。
电感器的均方根电流和饱和电流额定值必须大于应用中的额定值。这样可以确保感应器不会过热或饱和。在通电、瞬态或故障情况下，电感器电流可能超过其正常工作电流。因此，最保守的方法是指定一个饱和电流额定值等于或大于转换器电流限制的电感器。
峰值电感电流和均方根电流方程可参考以下公式：

$$I_{L(peak)} = I_{LED} + \frac{I_{L(ripple)}}{2}$$

$$I_{L(rms)} = \sqrt{I_{LED}^2 + \frac{I_{L(ripple)}^2}{12}}$$

输出电容的选取（CC）

输出电容器可以减少通过 LED 串的高频纹波电流。LED 串中过大的纹波电流会增加 LED 串中的均方根电流，因此 LED 温度也会升高。

1) 使用 LED 制造商的数据表计算 LED 串的总动态电阻（RLED）

$$R_{LED} = \frac{\Delta V_F}{\Delta I_F} \times \#of\ LEDs$$

2) 计算输出电容器所需的阻抗(ZOUT)，和可以接受的 LED 串峰峰纹波电流 ILED(ripple)。IL(ripple)是先前在电感选择中计算的峰峰电感纹波电流。电容上的纹波电流可以通过以下公式计算：

$$Z_{COUT} = \frac{R_{LED} \times \Delta I_{LED}}{I_{L(ripple)} - \Delta I_{LED}}$$

3) 计算所需的最小有效输出电容。

$$C_{OUT} = \frac{1}{2 \times \pi \times f_{SW} \times Z_{COUT}}$$

在 ZCC51065 工作在 CC 模式下，10uF 的电容可以满足大多数应用场景需求。

4) 根据电容手册中的电压降额效应，适当增加输出电容

应用信息：宽输入范围 3.3V 定压 LDO

概述

ZCC51065 内置高压线性 LDO，既为器件系统内核供电也可
对外输出。
本 LDO 输出定压 3.3V 典型值，电流输出能力大于 10mA。可将此 LDO 输出用于 MCU 控制供电。

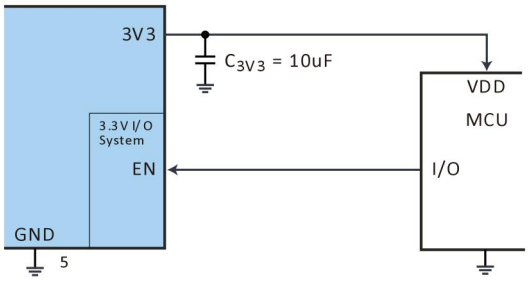


图 13.1 LDO 输出电容设置与低压逻辑控制 IO

要注意，即使 LDO 功能闲置不用，C3V3 也不可省略。C3V3 推荐值为 2.2uF。

避免输出灌入高压

ZCC51065 的 LDO 输出只有电流 Source 能力，没有 Sink 能力 。所以应避免接入高压：例如将 BUCK 输出的高压，通过低阻路径灌入 LDO。这将可能导致影响 LDO 输出精准度，甚至激活 LDO 输出的 ESD 导致损坏发生。LDO 内部的 ESD 大约会在超过 8V 开始导通。
在有一些应用，不得不使用 5V 给 MCU 供电，或在其他原因将高压可能灌入 EN, 3V3 引脚的路径，建议串入限流电阻，以免影响 3V3 精准度和保证器件长期可靠性。

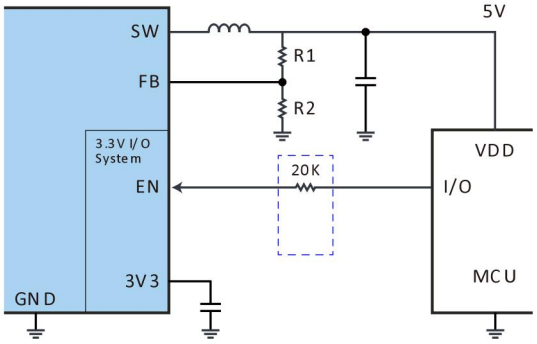


图 13.2 高逻辑电平电压输入时的 IO 处理策略

LDO 输出短路保护与限流

该器件的 LDO 部分具备完整的过流和短路保护：
LDO 的输出电流限制设计用于在以下情况下限制输出电流：负载阻抗异常低，这包括输出可能直接对地短路的情况。详见“图表”章节。
应注意的是 LDO 输出在过流和短路情况下连续运行可能会触发 OTP 保护。

3V3 与系统 Power Good(PG)

LDO 除了对外输出，还同时供给器件内部系统内核。3V3 成功建立在内部会产生一个电源良好指示(3V3.PG) ，BUCK 功能和通讯模块才允许打开。
所以应注意，当 LDO 外部负载过流或发生短路时，LDO 输出电压跌破 3V3.PG(Falling)阈值门限后，不会造成损坏，但可能会使系统进入保护状态。BUCK 和通讯模块会被关闭。

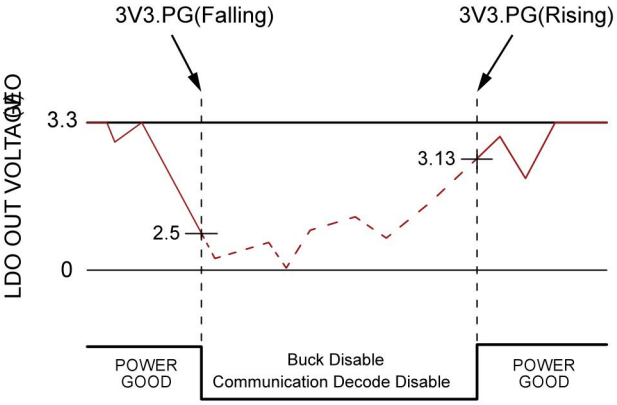


图 13.3 PG(Falling) 和 PG(Rising) 阈值

能导致 LDO 输出被关闭的条件

LDO 输出默认开启，系统中能导致 LDO 输出关闭的条件包括以下两个：

1） UVLO 欠压保护被触发

2） OTP 过温保护被触发

应用信息：参考布局举例

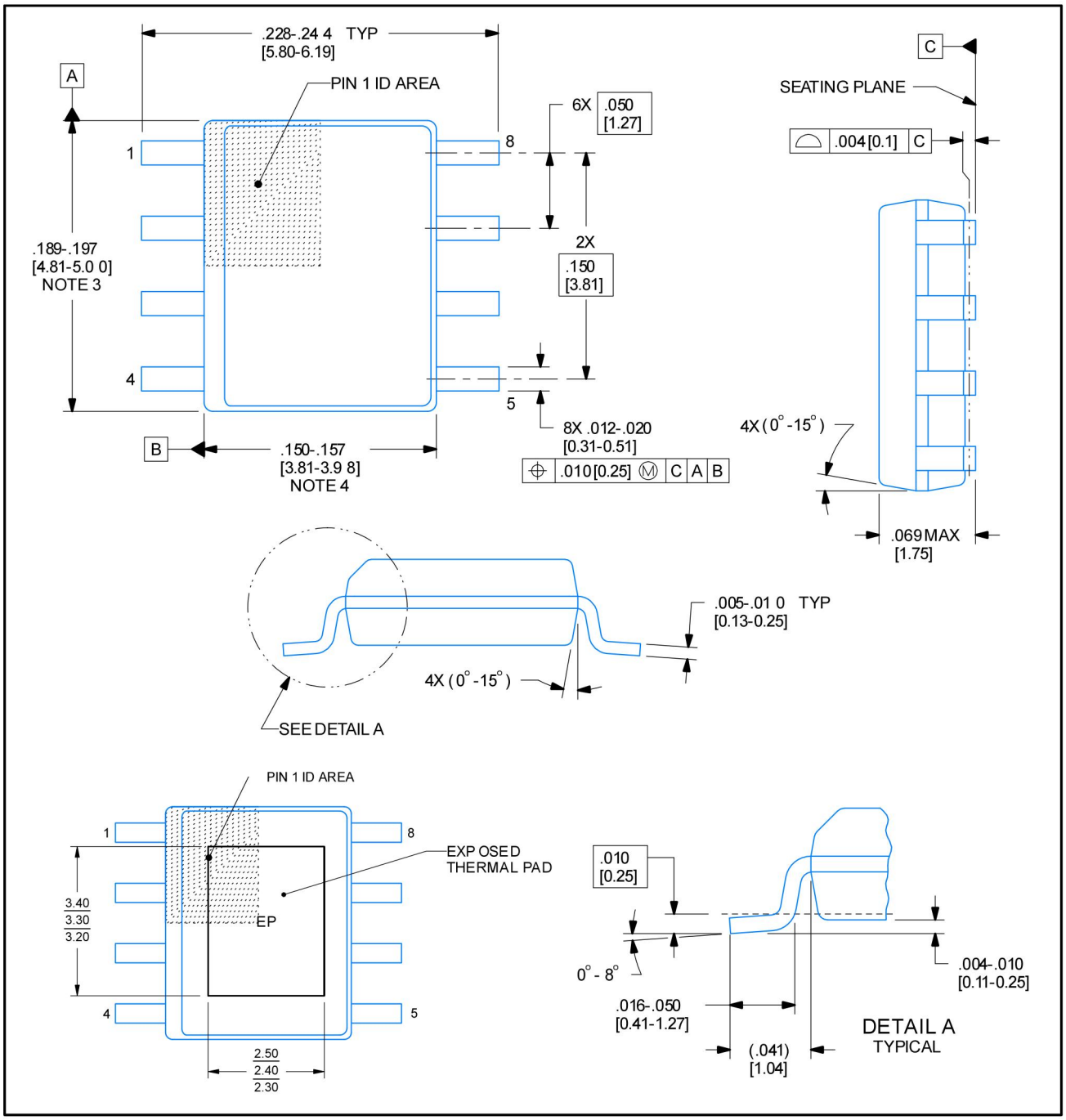
概述

ZCC51065 的高集成度使 PCB 板布局非常简单和容易。较差的布局会影响 ZCC51065 的性能，造成电磁干扰(EMI)、电磁兼容性(EMC)差、地跳以及电压损耗，进而影响稳压调节和稳定性。为了优化其电气和热性能，应运用下列规则来实现良好的 PCB 布局布线，确保最佳性能：

- 必须将高频陶瓷输入电容 CIN.C 尽量近距离放在 CIN(PIN5)、GND(PIN2)引脚旁边，以尽量降低高频噪声。
- 对高电流路径应使用较大 PCB 覆铜区域，包括 GND 引脚(PIN2)。这有助于最大限度地减少 PCB 传导损耗和热应力。
- 为使过孔传导损耗最小并降低模块热应力，应使用多个过孔来实现顶层和其他电源层或地层之间的互连。
- BUCK 工作在 CC 模式时，应注意避免高发热的 LED 灯组远离芯片或采取热岛设计进行热隔离。
- 应考虑电感所产生的 ACR 和 DCR 损耗，所造成的热量传导给芯片。可酌情将电感放置稍远或合理设计热岛。
- FB 引脚阻抗较高，引线轨迹应尽量短并且远离高噪声 SW 节点或屏蔽起来

封装外形描述

具备底部 EPAD 的 8 引脚塑封 SOIC



注：

（1） 所有的数据单位都是毫米，括号内的任何尺寸仅供参考。

（2） 本图如有更改，恕不另行通知。

（3） 此尺寸不包括塑模毛边，突起，或水口毛刺。塑模每侧的毛边或突起不超过 0.15 毫米。

（4） 此尺寸不包括塑模毛边，塑模每侧的毛边或突起不超过 0.25 毫米。